

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-092024

(43)Date of publication of application : 28.03.2003

(51)Int.Cl.

H01B 1/22
H01B 1/00
H05K 1/09
H05K 1/11
H05K 3/40
H05K 3/46

BEST AVAILABLE COPY

(21)Application number : 2001-284009

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 18.09.2001

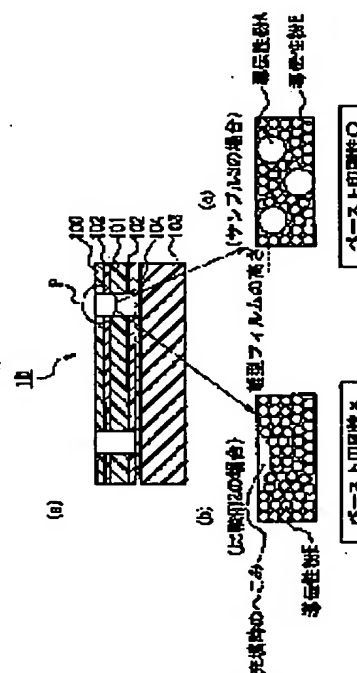
(72)Inventor : TOMAKAWA SATORU
SUZUKI TAKESHI
NAKAYA YASUHIRO
KOYAMA MASAYOSHI
NAKAMURA SADASHI

(54) VIA HOLE FILLING CONDUCTIVE PASTE, AND CIRCUIT BOARD USING THE SAME, AND MANUFACTURING METHOD OF THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a conductive paste hardly causing concavity when filled, and to provide a circuit board with high reliability of which, the conductive paste is effectively compressed by filling the above conductive paste in a via hole.

SOLUTION: The via hole filling conductive paste component is composed by dispersing a plural kinds of conductive particles having different mean diameter from each other within a range of 0.5-20 μm in liquid epoxy resin. For an intermediate body ID (a), in the case of using a single conductive powder with uniform mean diameter, it is possible that the conductive powder E forms a concavity when the conductive paste is filled as shown in the figure (b), and causes a defective conductivity, however, the concavity is eliminated and the conductive powder is filled up to the height of a mold releasing film 100 by using above conductive paste.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-92024

(P2003-92024A)

(43) 公開日 平成15年3月28日 (2003.3.28)

(51) Int. Cl. ⁷	識別記号	F I	ページ・ト (参考)
H 0 1 B 1/22		H 0 1 B 1/22	A 4 E 3 5 1
1/00		1/00	C 5 E 3 1 7
			K 5 E 3 4 6
			L 5 G 3 0 1
H 0 5 K 1/09		H 0 5 K 1/09	A
審査請求 未請求 請求項の数16 O L (全 10 頁) 最終頁に続く			

(21) 出願番号 特願2001-284009 (P2001-284009)

(22) 出願日 平成13年9月18日 (2001.9.18)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 留河 悟

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 鈴木 武

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 110000040

特許業務法人池内・佐藤アンドパートナーズ

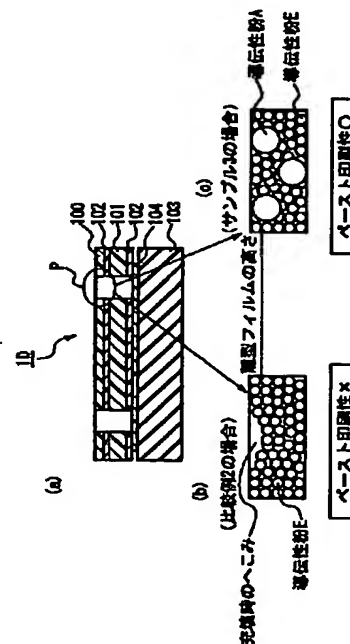
最終頁に続く

(54) 【発明の名称】 ビアホール充填用導電性ペーストとそれを用いた回路基板とその製造方法

(57) 【要約】

【課題】 充填時にへこみが生じにくい導電性ペーストと、このような導電性ペーストをビアホール内に充填することにより、ビアホール内の導電性ペーストはより効率的に圧縮され、高信頼性を有する回路基板を提供する。

【解決手段】 平均粒径が0.5～20 μmの範囲にあり、異なる平均粒径をもつ複数の導電性粉を混合した導電性粉を液状エポキシ樹脂に分散しているビアホール充填用導電ペースト組成物である。図3 (a) の回路基板用中間体1Dにおいて、単一の平均粒子径を有する導電性粉を用いた場合は、図3 (b) に示すように導電性ペースト充填時に導電性粉Eがへこみ、導通不良が起きる可能性がある。しかし、本発明の導電性ペーストを用いるとへこみはなくなり、離型フィルム100の高さまで充填される。



【特許請求の範囲】

【請求項1】平均粒径が $0.5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲にあり、異なる平均粒径をもつ複数の導電性粉を混合した導電性粉を液状エポキシ樹脂に分散していることを特徴とするビアホール充填用導体ペースト組成物。

【請求項2】異なる平均粒径をもつ複数の導電性粉が、平均粒径が $0.5\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下の範囲の導電性粉Aと、平均粒径が $2.0\mu\text{m}$ を越え $20\mu\text{m}$ 以下の範囲の導電性粉Bとの混合物である請求項1に記載のビアホール充填用導体ペースト組成物。

【請求項3】導電性粉Aの配合割合が $10\sim50$ 重量%の範囲、導電性粉Bの配合割合が $50\sim90$ 重量%の範囲である請求項2に記載のビアホール充填用導体ペースト組成物。

【請求項4】平均粒径が $0.5\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下の範囲の導電性粉Aと、平均粒径が $2.0\mu\text{m}$ を越え $20\mu\text{m}$ 以下の範囲の導電性粉Bとの混合物であり、かつ、 $2.0\mu\text{m}$ 以下の導電性粉の粒子数が全体の 75% 以上である請求項1に記載のビアホール充填用導体ペースト組成物。

【請求項5】導電性粉の粒度分布が複数のピークを持っており、そのピークが $0.5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲にある請求項1に記載のビアホール充填用導体ペースト組成物。

【請求項6】導電性粉の粒度分布が2つのピークを持っており、第1のピークが $0.5\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下の範囲にあり、第2のピークは $2.0\mu\text{m}$ を越え $20\mu\text{m}$ 以下の範囲にある請求項1に記載のビアホール充填用導体ペースト組成物。

【請求項7】導電性粉の $2.0\mu\text{m}$ 以下の粒子数が、全体の 75% 以上である請求項6に記載のビアホール充填用導体ペースト組成物。

【請求項8】導電性粉が金、白金、銀、パラジウム、銅、ニッケル、錫、鉛及びこれらの合金から選ばれる少なくとも一つの微粒子、もしくは導電性または非導電性粒子を核とし、金、白金、銀、パラジウム、銅、ニッケル、錫、鉛もしくはこれらの合金から選ばれる少なくとも一つの金属で被覆された微粒子、またはこれらの微粒子の混合物である請求項1～7のいずれかに記載のビアホール充填用導体ペースト組成物。

【請求項9】絶縁材料の厚さ方向に開けられたビアホール中に、請求項1～8のいずれかに記載の導電性ペーストが充填され、前記絶縁材料の表面に回路が形成されている回路基板。

【請求項10】絶縁材料に開けられたビアホールの直径が $5\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である請求項9に記載の回路基板。

【請求項11】離型性フィルムを備えた被圧縮性を有する多孔質基材に貫通孔を設け、前記貫通孔に請求項1～8のいずれかに記載の導電性ベ

ーストを充填し、

前記貫通孔に前記導電性ペーストを充填した前記多孔質基材から前記離型性フィルムを剥離し、

前記多孔質基材の前記離型性フィルムを剥離した両面に金属箔を重ね、前記金属箔を重ねた前記多孔質基材を加熱加圧して圧縮することを特徴とする回路基板の製造方法。

【請求項12】被圧縮性を有する多孔質基材がアラミド繊維と熱硬化性エポキシ樹脂の複合材である請求項11に記載の回路基板の製造方法。

【請求項13】両面に接着剤層が形成された絶縁材料に貫通孔を設け、

前記貫通孔に請求項1～8のいずれかに記載の導電性ペーストを充填し、

前記絶縁材料の少なくとも片面に、所定のパターンに配線層が形成された支持基材を重ね、

前記支持基材を重ねた前記絶縁材料を加熱加圧することにより、前記接着剤層に前記配線層を埋没し、

前記配線層を残して前記支持基材を除去することを特徴とする回路基板の製造方法。

【請求項14】所定のパターンに配線層が形成された支持基材と、両面に接着剤層が形成された絶縁材料とを積層した後、

厚み方向に加熱加圧して仮圧着し、

前記配線層に向けて前記絶縁材料のみを貫通する貫通孔を形成し、

前記貫通孔内に請求項1～8のいずれかに記載の導電性ペーストを充填し、

前記絶縁材料上に金属箔もしくは所定のパターンに配線層が形成された支持基材を積層し、再び厚み方向に加熱加圧することにより、前記接着剤層に前記配線層を埋没することを特徴とする回路基板の製造方法。

【請求項15】加熱加圧する前の絶縁材料が有機材料を主体とするフィルムであり、接着剤層が半硬化状態の有機樹脂である請求項13または14に記載の回路基板の製造方法。

【請求項16】絶縁材料に形成するビアホールの直径が $5\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である請求項11～15のいずれかに記載の回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はビアホール充填用導電性ペーストとそれを用いた回路基板及びその製造方法に関する。

【0002】

【従来の技術】近年、電子機器の小型高密度化に伴って、産業用のみならず、広く民生用の分野でも小型高密度化に適した回路基板を求める要求が強まっている。このような要望に応じて創案された回路基板の一例としては、インタースティシャルビアホール（以下、IVHと略

す)を介しての層間接続が実施された全層IVH樹脂多層回路基板がある(特許第2601128号)。

【0003】この回路基板は、複数枚の絶縁材料それぞれの表面上に被着された配線パターン同士が絶縁材料の貫通孔内に充填された導電性粉と接触することによって導通接続された構成となっている。このような回路基板を製造する際には被圧縮性を有する絶縁材料に貫通孔を形成しておき、導電性粉を含有した樹脂組成物をスキージ等で絶縁材料の貫通孔に充填した後、絶縁材料の表面に銅箔を積層した上で絶縁材料及び銅箔を厚み方向に沿って圧縮しながら加熱することが行われる。更に引き続き、加圧及び加熱されて絶縁材料の表面に被着した銅箔をエッチングすることによって配線パターンを形成している。

【0004】

【発明が解決しようとする課題】上記のような回路基板において、更なる小型化高密度化を行おうとするとビアホールは必然的に小径化せざるを得ない。このような背景の中、高信頼性を有する回路基板を製造する1つの手段として、ビアホール内の導電性粉の充填量が高めることが挙げられる。具体的にはビアホール内に充填する導電性粉を小粒径のものにする等の手段が取られる。しかし、小粒径の導電性粉をスキージ等を用いてビアホール内に充填しようとする、導電性粉はスキージに取られやすく、ビアホールへの充填にへこみが生ずる。このため導電性ペーストのへこみ分だけビアホール内の導電性ペーストの圧縮率が下がり、高信頼性を有する回路基板の製造が非常に困難なものとなる。

【0005】本発明はこの様な不都合を鑑みて創案されたものであり、充填時にへこみが生じにくい導電性ペーストを提供することを目的としている。またこのような導電性ペーストをビアホール内に充填することによって、ビアホール内の導電性ペーストはより効率的に圧縮され、高信頼性を有する回路基板を提供することを目的としている。

【0006】

【課題を解決するための手段】前記目的を達成するため、本発明のビアホール充填用導電性ペースト組成物は、平均粒径が $0.5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲にあり、異なる平均粒径をもつ複数の導電性粉を混合した導電性粉を液状エポキシ樹脂に分散していることを特徴とする。このような導電性ペーストを用いることによって上記のような充填時のへこみ等の課題は解消される。本発明において、「平均粒径」とは、「体積度数分布の中央値」を意味する。

【0007】次に本発明の回路基板は、絶縁材料の厚さ方向に開けられたビアホール中に、前記導電性ペーストが充填され、前記絶縁材料の表面に回路が形成されていることを特徴とする。

【0008】次に本発明の第1番目の回路基板の製造方

法は、離型性フィルムを備えた被圧縮性を有する多孔質基材に貫通孔を設け、前記貫通孔に前記導電性ペーストを充填し、前記貫通孔に前記導電性ペーストを充填した前記多孔質基材から前記離型性フィルムを剥離し、前記多孔質基材の前記離型性フィルムを剥離した両面に金属箔を重ね、前記金属箔を重ねた前記多孔質基材を加熱加圧して圧縮することを特徴とする。

【0009】次に本発明の第2番目の回路基板の製造方法は、両面に接着剤層が形成された絶縁材料に貫通孔を設け、前記貫通孔に前記導電性ペーストを充填し、前記絶縁材料の少なくとも片面に、所定のパターンに配線層が形成された支持基材を重ね、前記支持基材を重ねた前記絶縁材料を加熱加圧することにより、前記接着剤層に前記配線層を埋没し、前記配線層を残して前記支持基材を除去することを特徴とする。

【0010】次に本発明の第3番目の回路基板の製造方法は、所定のパターンに配線層が形成された支持基材と、両面に接着剤層が形成された絶縁材料とを積層した後、厚み方向に加熱加圧して仮圧着し、前記配線層に向けて前記絶縁材料のみを貫通する貫通孔を形成し、前記貫通孔内に前記導電性ペーストを充填し、前記絶縁材料上に金属箔もしくは所定のパターンに配線層が形成された支持基材を積層し、再び厚み方向に加熱加圧することにより、前記接着剤層に前記配線層を埋没することを特徴とする回路基板の製造方法。

【0011】

【発明の実施の形態】本発明においては、ビアホール充填用導電性ペーストは平均粒径が $0.5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲の導電性粉Aと、平均粒径が $20\mu\text{m}$ を超え $20\mu\text{m}$ 以下の範囲の導電性粉Bを混合したものを液状エポキシ樹脂中に分散したことが好ましい。ここで、導電性粉Aは小径化されたビアホール中の導電性粉の充填量を上げる役割を果たしている。一方導電性粉Bはスキージ等に取りれにくく、充填時にへこみを生じさせない役割を果たしている。このように導電性粉Aと導電性粉Bを混合することによってビアホール内の導電性粉の充填量を上げ、充填プロセス時の課題を解決できることになる。

【0012】また本発明のビアホール充填用導電性ペーストにおいては、導電性粉Aの配合割合が $10\sim50$ 重量%の範囲、導電性粉Bの配合割合が $50\sim90$ 重量%の範囲であることが好ましい。この範囲にある重量比であると上記の効果はより顕著である。

【0013】また、平均粒径が $0.5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲の導電性粉Aと、平均粒径が $20\mu\text{m}$ を超え $20\mu\text{m}$ 以下の範囲の導電性粉Bとの混合物であり、かつ、 $20\mu\text{m}$ 以下の導電性粉の粒子数が全体の 75% 以上であることが好ましい。この範囲にある粒子数比であると上記の効果はより顕著である。

【0014】また、導電性粉の粒度分布が複数のピーク

を持っており、そのピークが $0.5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲にあることが好ましい。2種類の導電性粉を混合しない場合でも導電性粉の製造条件を調整することによって、粒度分布に2つのピークを持つ導電性粉を製造することが可能となる。例えばメッシュ等を用いて特定の粒径の粒子を分級するなどすればよい。この際にも上記の導電性ペーストと同様に、粒径が小さいピークの近傍の粒径にある導電性粉は小径化されたビアホール中の導電性粉の充填量を上げる役割を果たしている。一方粒径が大きいピークの近傍の粒径にある導電性粉は充填時の課題を解消する役割を果たしている。従ってこのような導電性粉を用いることによってビアホール内の導電性粉の充填量を上げ、充填プロセス時の課題を解決できることになる。

【0015】また、導電性粉の粒度分布が2つのピークを持っており、第1のピークが $0.5\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下の範囲にあり、第2のピークは $2.0\mu\text{m}$ を越え $20\mu\text{m}$ 以下の範囲にあることが好ましい。この範囲に粒度分布のピークがあるものは上記の効果はより顕著である。

【0016】また、平均粒径が $0.5\sim 2.0\mu\text{m}$ である導電性粉Aと平均粒径が $2.0\sim 20\mu\text{m}$ である導電性粉Bを混合し、かつ $2.0\mu\text{m}$ 以下の粒子数が全体の75%以上である導電性粉を液状エポキシ樹脂に分散していることが好ましい。ここで、導電性粉Aは小径化されたビアホール中の導電性粉の充填量を上げる役割を果たしている。一方導電性粉Bは充填時の課題を解消する役割を果たしている。このように導電性粉Aと導電性粉Bを混合することによってビアホール内の導電性粉の充填量を上げ、充填プロセス時の課題を解決できることになる。

【0017】また、導電性粉が金、白金、銀、パラジウム、銅、ニッケル、錫、鉛及びこれらの合金から選ばれる少なくとも一つの微粒子、もしくは導電性または非導電性粒子を核とし、金、白金、銀、パラジウム、銅、ニッケル、錫、鉛もしくはこれらの合金から選ばれる少なくとも一つの金属で被覆された微粒子、またはこれらの微粒子の混合物であることが好ましい。

【0018】本発明の回路基板は、絶縁材料に開けられたビアホール中に、前記の導電性ペーストが充填されていることを特徴としている。このような回路基板製造用中間体はビアホール中の導電性粉の充填量が高く、更にビア表面のペーストのへこみが小さい。従ってこのような回路基板製造用中間体を用いて上記従来の技術に記載した製造方法で回路基板を製造することによって、高信頼性を有する回路基板を製造することができる。

【0019】本発明の回路基板においては、ビアホール径を限定したものであり、 $100\mu\text{m}$ 以下のビアホール径になると上記効果はより顕著である。

【0020】本発明の第1番目の回路基板の製造方法に

よれば、上記のビアホール充填用導電性ペーストをビアホールに充填することよりビアホール表面のペーストへこみはなくなり、より効果的に導電性ペーストを圧縮することができるため、高信頼性を有する回路基板を製造することができる。

【0021】前記製造方法においては、被圧縮性を有する多孔質基材がアラミド繊維と熱硬化性エポキシ樹脂の複合材であることが好ましい。このような多孔質基材を用いることにより上記のような効果はより顕著である。

【0022】本発明の第2番目の回路基板の製造方法によれば、ビアホール表面のペーストへこみはなくなり、より効果的に導電性ペーストを圧縮することができるため、高信頼性を有する回路基板を製造することができる。

【0023】本発明の第3番目の回路基板の製造方法によれば、ビアホール表面のペーストへこみはなくなり、より効果的に導電性ペーストを圧縮することができるため、高信頼性を有する回路基板を製造することができる。

【0024】本発明の製造方法においては、加熱加圧する前の絶縁材料が有機材料を主体とするフィルムであり、接着剤層が半硬化状態の有機樹脂であることが好ましい。このような絶縁材料を用いることにより上記のような効果はより顕著である。

【0025】また、絶縁基材に形成するビアホール径が $100\mu\text{m}$ 以下であることが好ましい。このような小径のビアホールを形成することによって上記のような効果はより顕著である。

【0026】本発明における体積度数分布の中央値は、導電性粉を水中に分散させ、レーザー光回折法により、粒度分布（粒子の体積度数分布）を測定する。この分布の中央値を平均粒子直径とする。

【0027】以下、本発明の実施の形態について、図面を用いて詳細に説明するが、本発明はこれに限定されるものではない。

【0028】（実施形態1）図1は本実施の形態に関わる両面回路基板の製造方法を示す工程断面図である。まず図1(a)に示すように、両面に半硬化状態の樹脂接着剤層を設けた絶縁基材の表面上にポリエステル等の剥離性フィルム（離型性フィルムともいう）100をラミネートする。ここで絶縁基材101の材料としては有機材料を主体とするフィルムが使用できる。例えばポリイミドフィルムやアラミドフィルム、液晶ポリマーフィルム等が挙げられる。また絶縁基材101の両面に設けられた樹脂接着剤層102としてはエポキシ系接着剤やイミド系接着剤が使用できる。次に図1(b)に示すように、この片側の離型性フィルムを剥離し、支持基材103上に形成した配線パターン104上にラミネートする。次に図1(c)に示すように、この積層体1Aにレーザー加工法等を用いて所定の位置ごとに貫通孔105

を形成する。ここで貫通孔は前記絶縁基材101とその両側に形成された樹脂接着剤層102のみを貫通する孔であることが好ましい。引き続き図1(d)に示すように、スキージ110などを用いて貫通孔内に導電性ペースト106を充填する。以後、この状態を回路基板製造用中間体1Dと呼ぶ。次に図1(e)に示すように積層体1Dに接着されていた離型性フィルムを剥離して除去する。そして積層体1Eの表面上に銅箔107もしくは支持基材上に形成した配線パターンを積層したうえ、回路基板の厚み方向に沿って圧縮しながら加熱する。そして図1(f)に示したように銅箔を積層した場合はエッチング法等を用いて、所望の配線パターン108を形成すれば、両面回路基板1Fが得られる。図1(e)で支持基材上に形成された配線パターンを積層した場合は、回路基板の厚み方向に沿って圧縮しながら加熱した後、支持基材を除去すれば、両面回路基板1Fが得られる。

【0029】(実施形態2)本発明の製造方法は両面回路基板の製造に限られるわけではなく、上記の実施形態2の製造方法を複数回繰り返し、複数枚積層した多層回路基板の場合でも同様に製造することが可能である。例として図2は3層回路基板と呼ばれる回路基板の製造方法を示す工程断面図である。最初に図2(a)に示すように、図1で製造した両面回路基板の片側から図1

(a)の積層体2A1及び支持基材を除去する前の両面回路基板2A2を用意する。次に図2(b)に示すように、両面回路基板2A2の片側から積層体2A1の片側の剥離性フィルム100を剥離し、両面回路基板上にラミネートする。次に図2(c)に示すようにレーザー加工法等を用いて所定の位置ごとに貫通孔を形成する。この場合も、貫通孔は前記絶縁材料201とその両側に形成された樹脂接着剤層202のみを貫通する孔であることが好ましい。引き続き図2(d)に示すように、スキージ110などを用いて貫通孔内に導電性ペースト206を充填する。次に図2(e)に示すように回路基板製造用中間体2Dに接着されていた離型性フィルム100を剥離して除去する。そして積層体2Eの表面上に銅箔もしくは支持基材上に形成した配線パターンを積層したうえ、厚み方向に沿って圧縮しながら加熱する。そしてこの場合も図2(f)に示したように、銅箔を積層した場合はエッチング法等を用いて、所望の配線パターンを形成すれば3層回路基板が製造できる。また支持基材上に形成した配線パターンを積層した場合は支持基材を除去すれば、3層回路基板2Fが得られる。以上が本実施の形態に関わる回路基板の基本的な製造方法である。

【0030】(実施形態3)上記両面回路基板の製造方法を用いて以下のような両面回路基板を製造した。絶縁材料は12.5μm厚のポリイミドフィルムの両面に5μmの厚みでイミド系接着剤を塗布したものを用いた。

離型性フィルムとしては厚み9μmのポリエチレンフィルムを用いた。配線パターンを形成する導体層には9μm厚の銅箔を用いた。ビアホールに充填する導体ペースト組成物としては、(表2)に示したように混合した導電性粉(銅粉)90重量%に対し、ビスフェノールF型エポキシ樹脂(ジャパンエポキシレジン社製「エビコート807」)2.6重量%、ダイマー酸ジグリシジルエステル型エポキシ樹脂(ジャパンエポキシレジン社製「エビコート871」)6.1重量%よりなるエポキシ主剤にアミンダクト型硬化剤(味の素社製「アミキュアMY-24」)1.3重量%を添加して得たバインダーを加えて3本ロール機によって混練し、導電性ペーストを得た。

【0031】なお、本発明における液状エポキシ樹脂として、上記のビスフェノールF型エポキシ樹脂の他にビスフェノールA型エポキシ樹脂、ビスフェノールAD型エポキシ樹脂等のグリシジルエーテル型のエポキシ樹脂、指環式エポキシ樹脂、グリシジリアミン型のエポキシ樹脂、グリシジルエステル型のエポキシ樹脂等のエポキシ基を2つ以上含有するエポキシ樹脂を使用することができる。

【0032】またエポキシ基が1つのエポキシ化合物も反応希釈剤として、上記エポキシ樹脂主剤を含有させることができる。さらに上記エポキシ樹脂以外にポリイミド樹脂、シソシアネートエステル樹脂、フェノールレゾール樹脂などをバインダーの主剤として用いて導電性ペーストを形成することも可能である。

【0033】すでに説明したように、上記導電性ペーストは、いわゆる無溶剤型となっているが、印刷特性の調整のため必要に応じてブチルセルソルブ、エチルセルソルブ、ブチルカルビトール、エチルカルビトール、ブチルカルビトールアセテート、エチルカルビトールアセテート、α-ターピネオール等の溶剤や分散剤等の添加物を含有させることもできる。混合する前の導電性粉を(表1)に示す。平均粒径(D50)は各サンプルの導電性粉を水中に分散したものをレーザー光回折法(マイクロトラックHRA、モデル:9320-X100、レーザー光波長:780nm、レーザー出力:3mW)によって測定した。

【0034】

【表1】

(混合する前の導電性粉の平均粒径)

導電性粉 種類	平均粒径 D50
導電性粉A	5.0μm
導電性粉B	4.0μm
導電性粉C	3.0μm
導電性粉D	2.0μm
導電性粉E	1.5μm

【0035】

【表2】

(実施の形態1で用いたサンプル一覧)

サンプル名	混合する導電性粉の種類	重量比
サンプル1	A+C	50:50
サンプル2	A+D	50:50
サンプル3	A+E	50:50
サンプル4	C+D	50:50
サンプル5	C+E	50:50
サンプル6	D+E	50:50
サンプル7	A+C+E	1:1:1
比較例1	Aのみ	
比較例2	Eのみ	

【0036】ペースト充填時の導電性ペーストのへこみ評価（以後ペースト印刷性評価と呼ぶ）に関しては、充填後の回路基板製造用中間体（図1（d）における1D）のビアホール断面を観察し、離型性フィルムよりもへこみが大きいもの（離型性フィルムからの高さが最も離れている導電性粉の位置が離型性フィルムの高さよりも低い場合）を×、離型性フィルムの厚みより小さいものを○とした。図3には評価のイメージ図を示す。図3（a）の回路基板用中間体1Dの概念断面図である。図3（b）は比較例2における図3（a）のPの部分拡大図である。導電性ペースト充填時に導電性粉Eがへこみ、このような状態では導通不良が起きる可能性があるため、ペースト印刷性は×とした。また、図3（c）本実施形態のサンプル3における図3（a）のPの部分拡大図である。導電性ペースト充填時に導電性粉A+Eは離型フィルムの高さまで充填されており、このような状態の導通性は良好なため、ペースト印刷性は○とした。

【0037】また回路基板の接続信頼性評価に関しては、PCT（Pressure Cooker Test）試験を行った。121℃、2気圧の飽和蒸気圧中にサンプルをさらした。この電気抵抗は時間毎に試験装置より取り出し、200ビアホールが直列に連結された回路の電気抵抗を4端子法で測定した。PCT投入時間300時間で抵抗値変動が10%未満のものを良品とした。各サンプルの試験数は20である。上記2種類の評価結果を（表3）に示す。

【0038】

【表3】

(実施の形態1のサンプルを充填した場合の評価結果)

サンプル名	ペースト印刷性	接続信頼性評価 (良品数)
サンプル1	○	5
サンプル2	○	16
サンプル3	○	18
サンプル4	○	18
サンプル5	○	17
サンプル6	×	9
サンプル7	○	17
比較例1	○	5
比較例2	×	9

【0039】比較例1、2と比較すると2種類の導電性粉を混合した場合では、2.0以下の導電性粉と2.0より大きい導電性粉を混合したサンプルでペースト印刷性と接続信頼性に効果があることがわかる。評価に用いた銅粉や銅粉に他の金属、例えば銀等をメッキした導電性粉では0.5μmより小さい平均粒径のものは酸化しやすくなるため、このような導電性粉を用いると導電性ペーストの粘度が急激に大きくなり、印刷作業が困難になる。また20μmを越える平均粒径をもつ導電性粉は製造が難しい等の問題がある。従ってここでは0.5～2.0μmの平均粒径を持つ導電性粉と2.0～20μmの平均粒径を持つ導電性粉を混合した場合に上記のような効果があるといえる。

【0040】またサンプル7の場合でもペースト印刷性と接続信頼性に効果があることがわかる。従って上記の効果は2種類の導電性粉を混合した場合にのみ限定されるわけではない。

【0041】またここで評価したサンプルのビアホール径は直径50μmのものである。次にビアホール径を直径50、100、120μmのものでサンプル5及び比較例1、2を用いて同様の評価を行った。評価結果を（表4）に示す。

【0042】

【表4】

(ビアホール径依存性)

サンプル名	ビアホール直径 (μm)	ペースト印刷性	接続信頼性
サンプル5	50	○	17
	100	○	18
	120	○	17
比較例1	50	○	6
	100	○	9
	120	○	16
比較例2	50	×	9
	100	×	9
	120	×	8

【0043】このようにビアホール径が100 μmより大きい場合では比較例1とサンプル5を比較するとそれ程の差が出ていない。従って本発明のような導電性ペーストの効果は100 μm以下のビアホール径でより顕著であるといえる。

【0044】(実施形態4) 実施形態3で用いた導電性

粉AとEを用いて、混合する重量比を変化させて実施の形態1と同様に両面基板を作成し、ペースト印刷性と接続信頼性の評価を行った。(表5)にサンプル一覧と評価結果を示す。

【0045】

【表5】

(導電性粉AとEの混合重量比依存性)

サンプル名	重量比 (A:E)	ペースト印刷性	接続信頼性
サンプル10	100:0	○	5
サンプル11	90:10	○	15
サンプル12	80:20	○	16
サンプル13	60:40	○	17
サンプル14	50:50	○	17
サンプル15	40:60	×	10
サンプル16	0:100	×	9

【0046】このように2種類の導電性粉を混合する場合、サンプル10、16と比較してみると、小さい粒径の導電性粉の混合重量比が50%以下の場合にはペースト印刷性、接続信頼性が向上することがわかる。しかし60%を越える場合、その効果は少なくなるといえる。

【0047】ここでは導電性粉AとEを混合した場合のみを例として挙げたが実施の形態1で述べた平均粒径が0.5~2.0 μmの導電性粉と2.0~20 μmの導電性粉を混合した場合には同様の効果が予想される。

【0048】次にサンプル11から15の混合導電性粉において2.0 μm以下の導電性粉の粒子数分布をレーザー光回折法(実施形態3に記載したものと同様)を用いて測定した。評価結果を(表6)に示す。

【0049】

【表6】

(2.0 μm以下の粒子数割合)

サンプル名	2.0 μm以下の粒子数割合
サンプル11	75%
サンプル12	86%
サンプル13	94%
サンプル14	97%
サンプル15	98%

【0050】この結果と上記(表5)の結果を併せて考えると、平均粒径が0.5~2.0 μmの範囲にある導電性粉の粒子数は75%以上の場合にペースト印刷性と接続信頼性に効果があるといえる。

【0051】また上記した効果は両面回路基板の製造用中間体のみに限定されることなく、複数枚の絶縁材料を積層した多層回路基板においても同様の効果がある。

例えば図2(d)における2Dに示した3層回路基板の製造用中間体においても同様の効果が得られる。

【0052】(実施形態5) 上記実施形態3及び4で示した導電性ペーストは上記の製造方法で製造された回路基板のみに効果が限定されるわけではない。例えば以下のような方法で製造した回路基板でも同様の効果が得られる。

【0053】図4には本実施の形態に関わる4層回路基板の製造方法を順次に示す工程断面図である。

【0054】まず図4(a)に示すように、両面の表面上に離型性フィルム401が接着された被圧縮性を有する絶縁材料402を用意する。なお離型性フィルム401としてはポリエチレンテレフタレートやポリエステル等を用いることが可能である。この絶縁材料402の好適例としては、基材に熱硬化性樹脂を含浸して半硬化状態にした被圧縮性を有し、内部に多数の空孔部を分散したブリブregを挙げることができる。この基材の好適例としては、芳香族ポリアミド繊維の基材、ガラス布基材、ガラス不織布基材、アラミド布基材、アラミド不織布基材、液晶ポリマー不織布基材等を挙げることができる。また基材に含浸する熱硬化性樹脂の好適例としては、フェノール系樹脂、ナフタレン系樹脂、ユリア樹脂、アミノ樹脂、アルキッド樹脂、ケイ素樹脂、フラン樹脂、不飽和ポリエステル樹脂、エポキシ樹脂、ポリウレタン樹脂等の公知の熱硬化性樹脂を挙げることができ、更にこれらの内から任意に選択された1つまたは複数のものを組み合わせたものであっても良い。

【0055】次に絶縁材料に対してレーザー加工法等を

用いて所定の位置ごとに貫通孔403を形成する。

【0056】次に図4(b)に示すように、スキージ等を用いて絶縁材料402に形成した貫通孔403内に導電性ペースト404を充填する。この際に上記実施の形態で用いた導電性ペーストを用いる。

【0057】次に図4(c)に示すように、絶縁材料402に接着されていた離型性フィルム401を剥離して除去する。この状態を半製品4Aと呼ぶ。

【0058】次に図4(d)に示すように、絶縁材料402の上下両方の表面上に銅箔405を積層する。そして絶縁材料402及び銅箔405を厚み方向に沿って加熱しながら加圧する。

【0059】次に図4(e)に示すように、絶縁材料402の表面上に被着されている銅箔405をエッチング等により配線パターン406を形成する。このようにして両面回路基板4Bが形成できる。

【0060】次に図4(f)に示すように、両面回路基板4Bの上下両方の表面上に半製品4A及び銅箔405を積層する。そしてこの積層体を厚み方向に沿って加熱しながら加圧する。その後、図4(e)と同様に積層体表面に被着されている銅箔405をエッチング等により所定の配線パターン407を形成する。このようにして4層回路基板410が形成できる(図4(g))。

【0061】また以上述べたような回路基板の製造方法は4層回路基板に限定されない。

【0062】上記実施の形態1及び2に述べた導電性ペーストを上記回路基板の製造方法に用いる場合もペースト印刷性と接続信頼性を両立した回路基板を製造できる。またこの場合でも実施の形態1で述べたようにビアホール径は100μm以下の場合で効果は顕著である。

【0063】また本実施の形態では複数の導電性粉を混合した場合においてのみ述べたが、導電性粉の製造条件を選ぶと複数の導電性粉を混合することなく、平均粒径が複数のピークをもつ導電性粉を製造することができる。このような導電性粉を用いると、上に述べたような複数の導電性粉を混合しなくても同様の効果は得られる。

【0064】

【発明の効果】以上説明したように、本発明の導電性ペーストでは、絶縁材料に形成されたビアホールへの充填時に、へこみが生じにくくかつ高密度に充填できる。従ってこの導電性ペーストを用いた回路基板では100μm以下の小径ビアの場合でも、高い接続信頼性を実現できる。

【図面の簡単な説明】

【図1】(a)～(f)は本発明の実施形態1における両面回路基板の製造工程断面図

【図2】(a)～(f)は本発明の実施形態2における3層回路基板の製造工程断面図

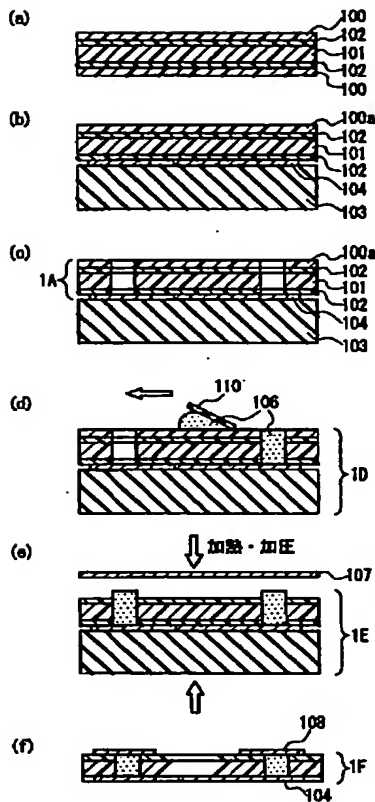
【図3】本発明の実施形態3における回路基板用中間体のペースト印刷性評価図

【図4】(a)～(g)は本発明の実施形態5における4層回路基板の製造工程断面図

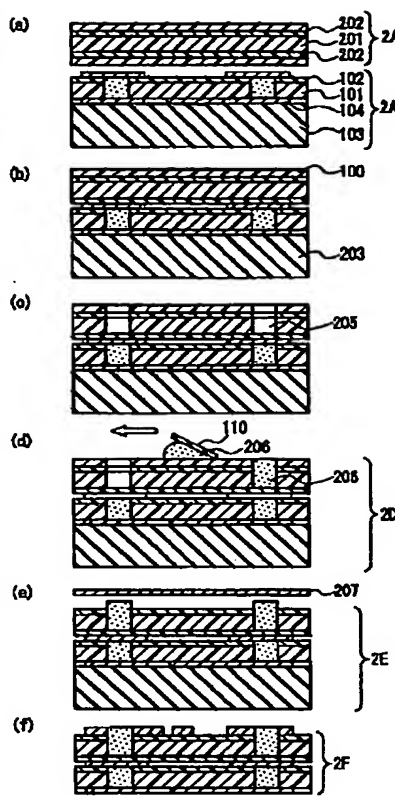
【符号の説明】

- 100 剥離性フィルム
- 101 絶縁材料
- 102 樹脂接着層
- 103 支持基材
- 104, 108, 406, 407 配線パターン
- 105 貫通孔
- 106 導電性ペースト
- 107 銅箔
- 110 スキージ
- 1A 積層体
- 1D 回路基板製造用中間体
- 1E 積層体
- 1F 両面回路基板
- 201 絶縁材料
- 202 樹脂接着剤層
- 206 導電性ペースト
- 2A1 積層体
- 2A2 両面回路基板
- 2D 回路基板製造用中間体
- 2E 積層体
- 2F 3層回路基板
- 301 絶縁材料
- 302 樹脂接着剤層
- 303 支持基材
- 304 配線パターン
- 305 貫通孔
- 306 導電性ペースト
- 307, 401 離型性フィルム
- 402 絶縁基材
- 403 貫通孔
- 404 導電性ペースト
- 405 銅箔
- 410 3層回路基板
- 4A 半製品
- 4B 両面回路基板

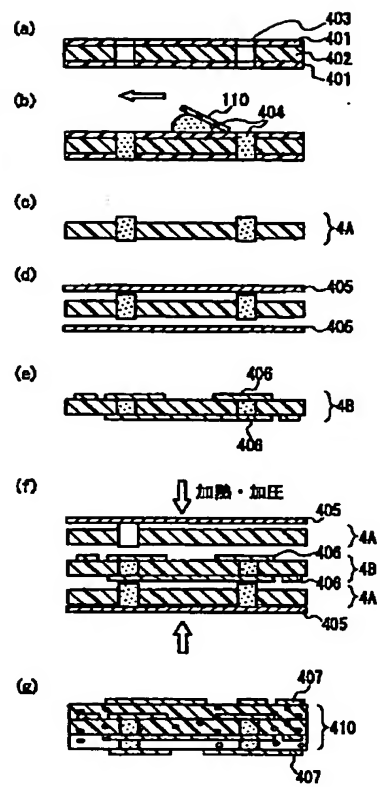
【図1】



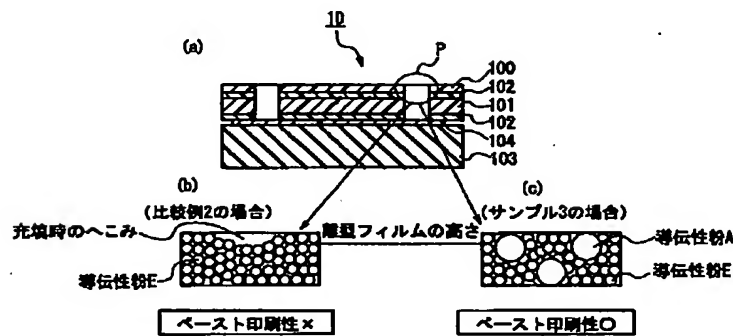
【図2】



【図4】



【図3】



フロントページの続き

(51) Int. Cl. ⁷

H05K 1/11
3/40

識別記号

F I

H05K 1/11
3/40

テーマコード (参考)

N
K

- (72)発明者 仲谷 安広
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
- (72)発明者 小山 雅義
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
- (72)発明者 中村 禎志
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 4E351 AA04 AA16 BB01 BB31 BB49
CC11 CC17 CC20 DD04 DD05
DD06 DD12 DD19 DD20 DD21
DD58 EE01 EE02 EE03 GG16
5E317 AA24 BB12 BB13 BB14 BB15
BB18 BB19 CC17 CC25 CD27
CD32 GG14 GG16
5E346 AA06 AA12 AA15 AA22 AA32
AA43 AA51 CC04 CC10 CC32
CC33 CC37 CC38 CC39 EE06
EE09 EE12 EE13 FF01 FF18
GG15 GG19 GG28 HH11 HH31
5G301 DA02 DA05 DA06 DA10 DA11
DA13 DA29 DA57 DD01

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

This Page Blank (uspto)